

Fig 1: Block diagram of the continuous-time delta-sigma ADC

为了简单起见，Figure 1[1]仅描述了单端电路。实际的电路都是全差分结构的。Figure 2 描述的是 Figure 1 中 DAC2 实现的电路图。

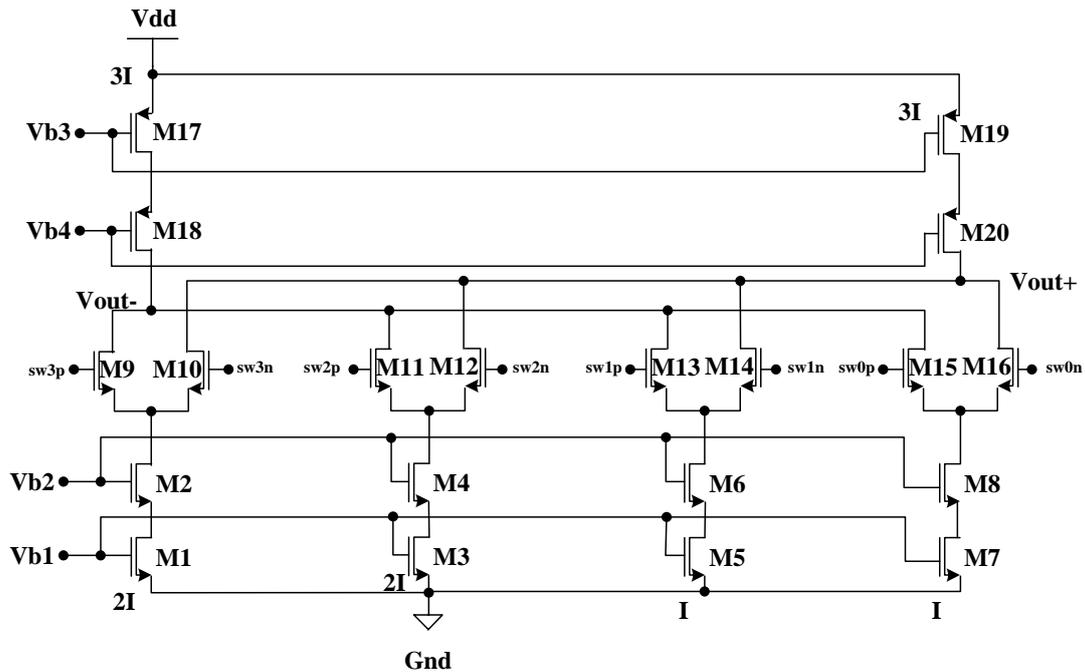


Fig 2: Circuit implementation of DAC2

如图 2 所示，流过 M1,M3,M5,M7 的电流分别是 $2I$, $2I$, I , I 。流过 M17,M19 的电流都是 $3I$ 。 I 是单位单流 (I 的大小是根据模型算出来的)。M9---M16 是用作电流开关的，M9---M16 只有两种状态：饱和与截止。

在 M9---M16 栅上的控制信号 $swxp$ and $swxn$ ($x=3,2,1,0$) 只有两种状态，高电平 (VDD) 和低电平 (GND) 而且 $swxp$ 和 $swxn$ ($x=3,2,1,0$) 总是处于相反的状态。比方说当 $sw3p$ 高电平时， $sw3n$ 就处于低电平，反过来也是这样。DAC2 可以输出若干个离散的电流值。比如说，在 $Vout-$ 结点的电流值可以是 $3I$, I , $-I$, $-3I$ 和 0 (可以用于 2bit Return Zero DAC 反馈)。

Vout+结点的电流值和 Vout-相似。

偏置电压 **Vb1, Vb2, Vb3, Vb4** 是从偏置网络产生的。偏置网络可以希望从一个基准电流源产生。假设 Vout-和 Vout+节点输出电流为 0。（为了使得在 Vout-和 Vout+节点输出电流为 0，可以使得控制信号 $sw3p=vdd$, $sw3n=gnd$, $sw2p=gnd$, $sw2n=vdd$, $sw1p=vdd$, $sw1n=gnd$, $sw0p=gnd$, $sw0n=vdd$ 。）当工艺的 corner 变化时，Vout-和 Vout+节点的共模输出电压将会变化（比如分别在 ff 和 ss corner 情况下，共模输出电压就不同）。因此，需要一个共模反馈电路来使得在输出电流为 0 点的情况下，Vout- 和 Vout+ 的共模输出电压基本不变。

所以，什么样的共模反馈电路可以使用？是否有对应的偏置电路（比如有哪些 paper 具体说明了如何实现 CMFB 电路，或者是其他实现类型的 DAC 的共模反馈）？当然如果有其他方法实现 DAC2，也是值得期待的。

- [1] J. Arias, P. Kiss, V. Prodanov, V. Boccuzzi, M. Banu, D. Bisbal, J. S. Pablo, L. Quintanilla and J. Barbolla, "A 32-mW 320-MHz continuous-time complex delta-sigma ADC for multi-mode wireless-LAN receivers", *IEEE J. Solid-State Circuits*, 41, pp 339-351 (2006).