

关于放大器极、零点与频率响应的初步实验

1. 极零点的复杂性与必要性

一个简单单级共源差分对就包含四个极点和四个零点，如下图所示：

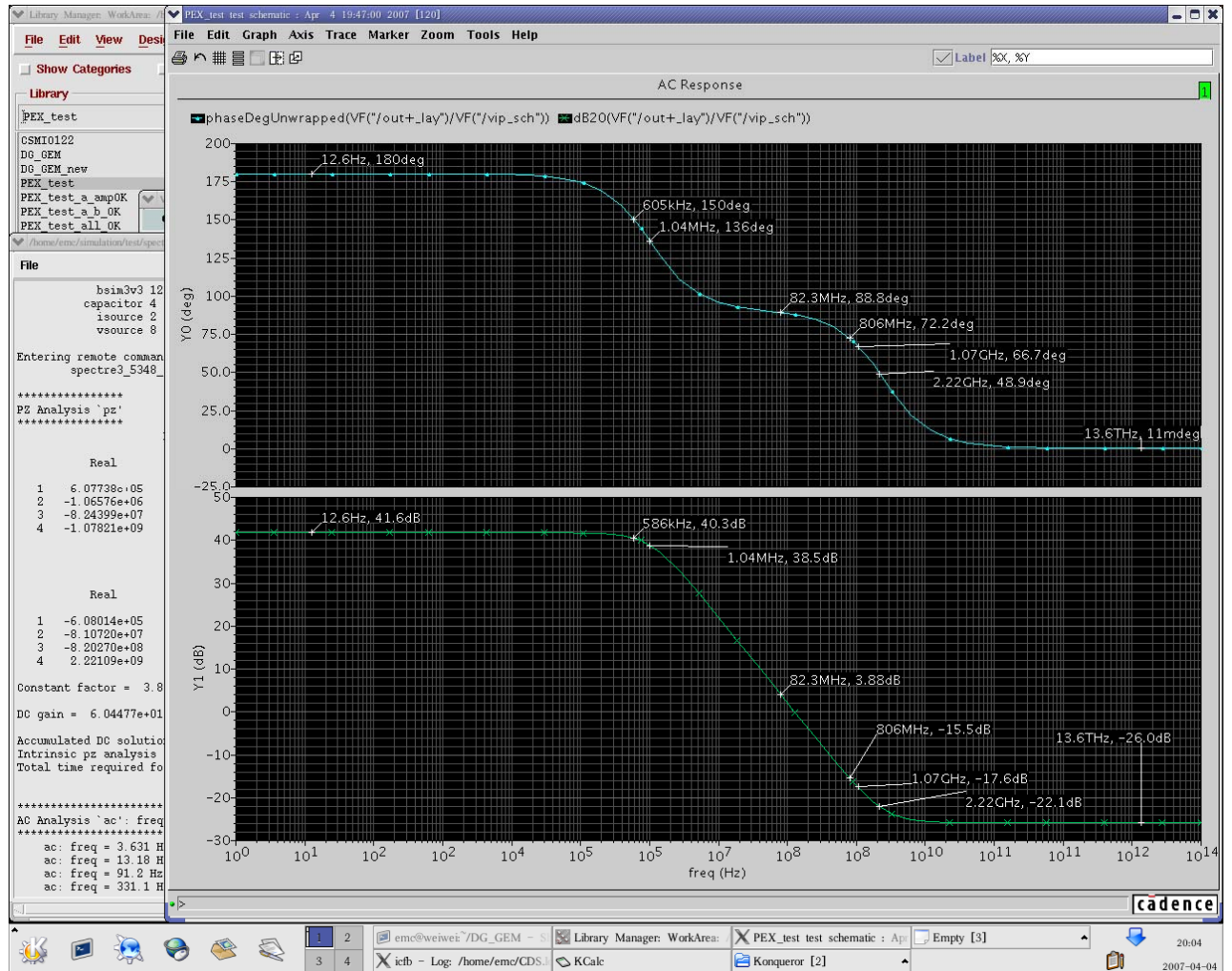


图 1 简单单级共源全差分运放极零点及频率、相位响应示意图

上图为简单共源全差分运放的极零点以及频率响应的示意图，可以看到，运放共有四个极点，均为负实极点，共有四个零点，其中三个为负实零点，一个为正实零点。后面将要详细讨论各个极零点对运放的频率响应的影响。

正在设计中的折叠共源共栅运算放大器的整体极零点方针则包括了更多的极零点（有量级上的增长），如下图所示：

Poles (Hz)			
	Real	Imaginary	Qfactor
1	-1.98122e+01	0.00000e+00	5.00000e-01
2	-1.02738e+07	0.00000e+00	5.00000e-01
3	-3.27647e+07	0.00000e+00	5.00000e-01
4	-3.51595e+07	0.00000e+00	5.00000e-01
5	-4.52397e+07	+/- 7.20749e+06	5.06306e-01
6	1.51155e+07	+/- 5.18633e+07	-1.78695e+00
7	-5.81843e+07	+/- 1.96267e+07	5.27680e-01
8	-6.16559e+07	0.00000e+00	5.00000e-01
9	-6.62089e+07	0.00000e+00	5.00000e-01
10	-7.74247e+07	+/- 3.02066e+05	5.00004e-01
11	-8.24914e+07	0.00000e+00	5.00000e-01
12	-9.68547e+07	+/- 6.68065e+07	6.07406e-01
13	-2.00924e+08	0.00000e+00	5.00000e-01
14	-2.21450e+08	0.00000e+00	5.00000e-01
15	-2.51499e+08	+/- 3.72251e+06	5.00055e-01
16	-2.77667e+08	0.00000e+00	5.00000e-01
17	-2.70891e+08	+/- 1.02598e+08	5.34660e-01
18	-2.97664e+08	+/- 3.12559e+07	5.02749e-01
19	-3.07032e+08	0.00000e+00	5.00000e-01
20	-3.17040e+08	0.00000e+00	5.00000e-01
21	-3.52860e+08	0.00000e+00	5.00000e-01
22	-3.51857e+08	+/- 1.16796e+08	5.26827e-01
23	-3.72766e+08	+/- 1.65311e+05	5.00000e-01
24	-4.02271e+08	0.00000e+00	5.00000e-01
25	-4.59074e+08	0.00000e+00	5.00000e-01
26	-3.52571e+08	+/- 3.19018e+08	6.74300e-01
27	-5.51386e+08	0.00000e+00	5.00000e-01
28	-5.62134e+08	0.00000e+00	5.00000e-01
29	-6.12601e+08	0.00000e+00	5.00000e-01
30	-7.90288e+08	0.00000e+00	5.00000e-01
31	-7.80726e+08	+/- 1.24731e+08	5.06341e-01
32	-7.92750e+08	+/- 1.50108e+08	5.08885e-01
33	-8.54957e+08	0.00000e+00	5.00000e-01
34	-8.73475e+08	0.00000e+00	5.00000e-01
35	-8.96859e+08	0.00000e+00	5.00000e-01
36	-9.04129e+08	0.00000e+00	5.00000e-01
37	-9.04802e+08	+/- 2.71543e+06	5.00002e-01
38	-1.00909e+09	0.00000e+00	5.00000e-01
39	-1.02284e+09	0.00000e+00	5.00000e-01
40	-1.11287e+09	0.00000e+00	5.00000e-01
41	-1.19735e+09	0.00000e+00	5.00000e-01
42	-1.21017e+09	0.00000e+00	5.00000e-01
43	-1.57332e+09	0.00000e+00	5.00000e-01
44	-1.58079e+09	0.00000e+00	5.00000e-01
45	-2.03064e+09	0.00000e+00	5.00000e-01
46	-2.03376e+09	0.00000e+00	5.00000e-01

图 2 folded-cascode with gain-boosting and bandgap all-poles details

Zeros (Hz) at V(vout+, 0)/V1			
	Real	Imaginary	Qfactor
1	-1.02767e+07	0.00000e+00	5.00000e-01
2	-3.27572e+07	0.00000e+00	5.00000e-01
3	-3.51502e+07	0.00000e+00	5.00000e-01
4	-4.73318e+07	+/- 5.33652e+06	5.03168e-01
5	-4.83309e+07	0.00000e+00	5.00000e-01
6	1.50264e+07	+/- 5.26115e+07	-1.82063e+00
7	-5.81961e+07	+/- 1.92933e+07	5.26761e-01
8	-6.63851e+07	0.00000e+00	5.00000e-01
9	-7.73582e+07	0.00000e+00	5.00000e-01
10	-7.83944e+07	0.00000e+00	5.00000e-01
11	-8.21641e+07	0.00000e+00	5.00000e-01
12	-9.63167e+07	+/- 6.77901e+07	6.11426e-01
13	-2.21028e+08	0.00000e+00	5.00000e-01
14	-2.51499e+08	+/- 3.67282e+06	5.00053e-01
15	-2.78702e+08	0.00000e+00	5.00000e-01
16	-2.71310e+08	+/- 1.02948e+08	5.34785e-01
17	-2.96966e+08	+/- 2.08543e+07	5.01231e-01
18	-3.16980e+08	0.00000e+00	5.00000e-01
19	-3.15990e+08	+/- 3.89994e+07	5.03794e-01
20	-3.52152e+08	0.00000e+00	5.00000e-01
21	-3.53027e+08	+/- 1.15844e+08	5.26232e-01
22	-3.72014e+08	0.00000e+00	5.00000e-01
23	-3.72883e+08	0.00000e+00	5.00000e-01
24	-4.01406e+08	0.00000e+00	5.00000e-01
25	-4.61627e+08	0.00000e+00	5.00000e-01
26	-5.50494e+08	0.00000e+00	5.00000e-01
27	-2.99266e+08	+/- 4.96072e+08	9.67954e-01
28	-6.12202e+08	0.00000e+00	5.00000e-01
29	-7.95044e+08	0.00000e+00	5.00000e-01
30	-7.93032e+08	+/- 1.20592e+08	5.05748e-01
31	-7.91067e+08	+/- 1.50293e+08	5.08944e-01
32	-8.55075e+08	0.00000e+00	5.00000e-01
33	-8.74767e+08	0.00000e+00	5.00000e-01
34	-8.99866e+08	0.00000e+00	5.00000e-01
35	-9.00466e+08	+/- 5.30431e+06	5.00009e-01
36	-9.05810e+08	0.00000e+00	5.00000e-01
37	-1.00744e+09	+/- 1.05697e+06	5.00000e-01
38	-1.10404e+09	0.00000e+00	5.00000e-01
39	-1.19775e+09	0.00000e+00	5.00000e-01
40	-1.21032e+09	0.00000e+00	5.00000e-01
41	-1.53703e+09	0.00000e+00	5.00000e-01
42	-1.58153e+09	0.00000e+00	5.00000e-01
43	-1.95503e+09	0.00000e+00	5.00000e-01
44	-2.02783e+09	0.00000e+00	5.00000e-01
45	-2.25221e+09	0.00000e+00	5.00000e-01
46	7.77141e+09	0.00000e+00	-5.00000e-01

Constant factor = 9.23484e-04

DC gain = 2.91445e+06

图3 folded-cascode with gain-boosting and bandgap all-zeros details

从上述两张图可以看到，面对这样数量的极零点数量（各有46个），精确的计算是不可能的，只能依靠计算机仿真。但是手算可以估计几个主要极零点的大致位置，从而预期放大器的频率特性。同时从以上图中也可以看到，详细分析极零点情况也是很有必要的。可以看到46个极点中基本都为左半平面极点（左极

点)而仿真器特别标出有一个正极点(RHP)。由于一般放大器的极点均应为 LHP, 于是可以预期这个右半平面极点可能是一个设计上的缺陷所在。(具体原因现在还不明, 可能存在问题的方面: 1. 推测是主放大器的 CMFB 的补偿或者频率响应不合适。 2. 推测是两个辅助放大器的带宽或频率响应或补偿电容值不合适) 其次可以从极零点的对应中看到存在众多的极零点对(一般是由电流镜产生), 这些极零点对产生极零相消效应, 减少了所需要考虑的极零点的个数。另外可以看到 46 个零点中 45 个为负零点, 一个为正零点, 这个正零点即是需要考虑的对放大器稳定性产生直接影响的零点。

以上只是根据仿真结果进行的一些粗略的分析, 进一步的学习和研究还需要进行一系列实验。

1. 单极点传输函数——RC 低通电路

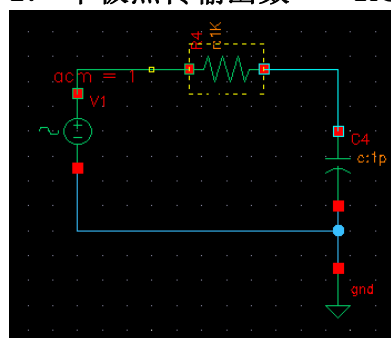


图 4 一阶 RC 积分电路

首先看一个最简单的单极点系统——RC 低通电路, 其中阻值为 1k, 电容为 1p, 传输函数为:

$$H(s) = \frac{1}{1 + sRC}$$

则预计极点 $p_0 = 1 / (2\pi RC) = 1.592e8$ Hz, 仿真得到结果与此相同。

而从输出点的频率响应图中可以得到以下几个结论:

- 1) -3dB 带宽点(截止频率)就是传输函数极点, 此极点对应相位约为 -45° 。
- 2) 相位响应从 0° 移向高频时的 90° , 即单极点产生 $+90^\circ$ 相移。
- 3) 在高于极点频率时, 幅度响应呈现 $-20\text{dB}/十倍频程$ 的特性。

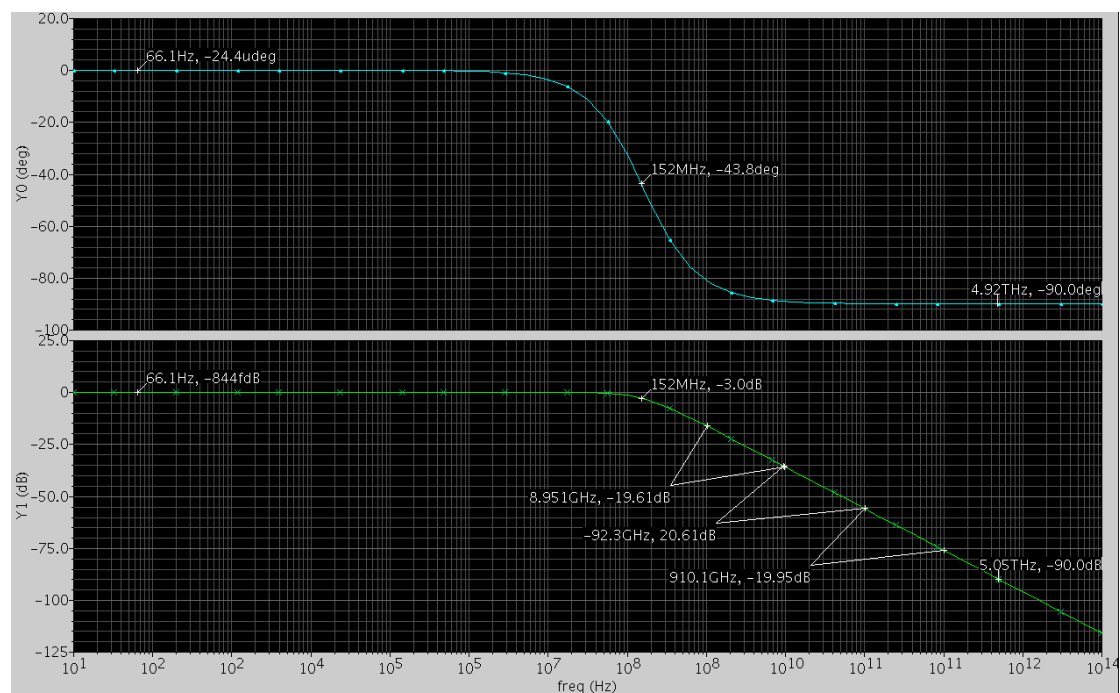


图 5 一阶 RC 电路极点与频率响应 (R=1k C=1p)

2. 单极点单零点系统——CR 高通电路

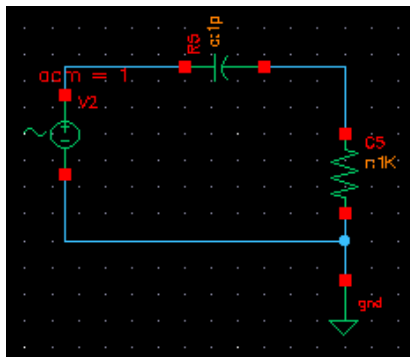


图 6 一阶 CR 电路

简单的一阶 CR 电路，阻值/容值不变，传输函数为

$$H(s) = \frac{sRC}{1 + sRC}$$

预计系统存在单极点 $p_0 = 1/2 \pi RC$ ，单零点 $z_0 = 0$ ，仿真得到单极点 $1.592e8$ Hz，单零点 $8.835e-6$ Hz，极点位置同 RC 电路，零点位置可以理解为一个无限趋近于零的值。从频率响应曲线中同样有以下结论：

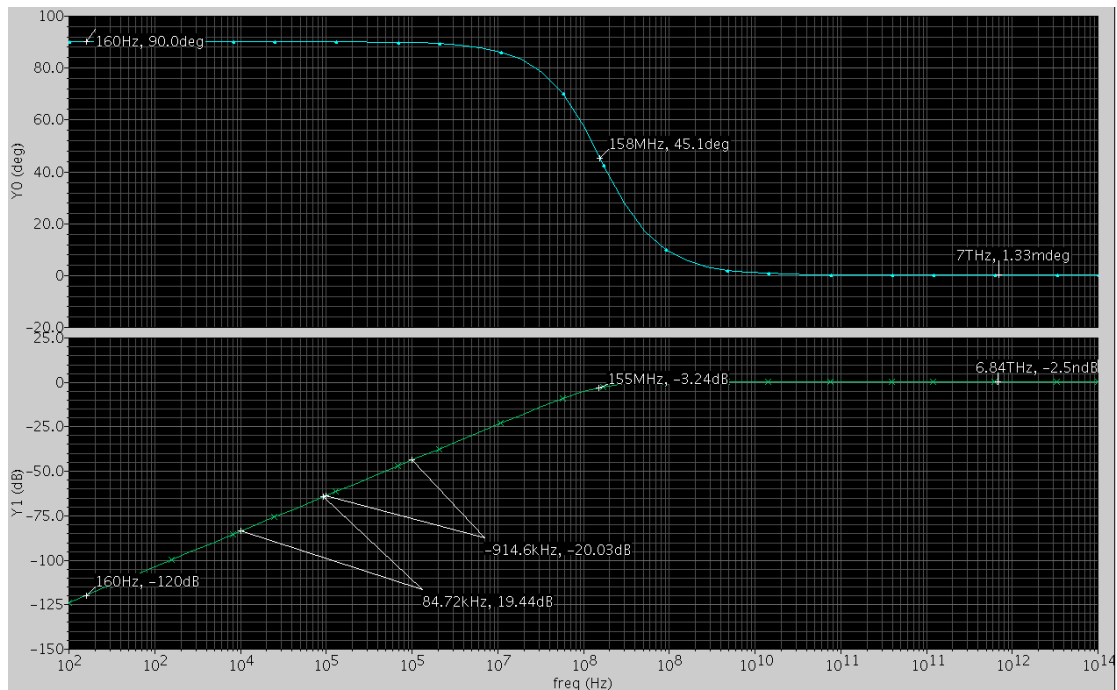


图 7 一阶 CR 电路幅频、相频响应 (C=1p R=1k)

- 1) 频率为 0Hz (零点) 时幅度为 0 (换算为 dB 时为负无穷大，故零点只能用一个 ϵ 小数表示)，-3dB 带宽 (下截频) 即为极点所在，对应相位 45° 。
- 2) 相位响应从 90° 移向高频时的 0° ，即单极单零系统产生 -90° 相移。(可以这样理解，零点使系统已经从极低频的 180° 相移并稳定到 90° ，然后单极点最终产生 -90° 相移，使相位最终稳定在 0°)
- 3) 零点频率之上，极点频率之下，幅度响应为 $+20\text{dB}/十倍频$ ，极点频率之上为 0dB 。结合单极点系统 $-20\text{dB}/十倍频$ 的幅度响应特性可知，零点产生 $+20\text{dB}/十倍频$ 的特性，并且极零点对幅度响应的影响可以叠加。

(证明：

$$|A_v| = 20dB * \lg\left(\frac{sRC}{1+sRC}\right)$$

极低频时，极点不起作用，即 $1 \gg sRC$

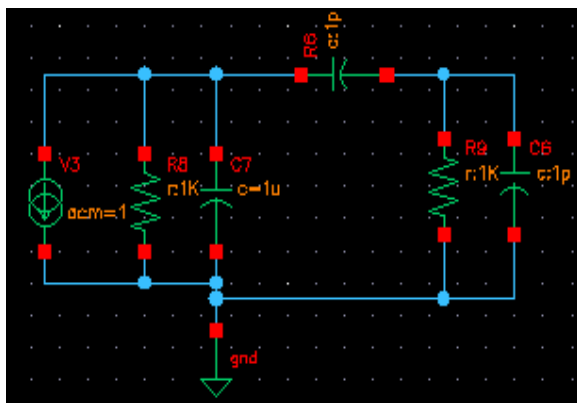
从而 $|A_v| = 20dB * \lg(sRC) - 20dB * \lg(1+sRC) \approx 20dB * \lg(sRC)$

于是 $|A_v| = 20dB * \lg(s) + C$ （即低频时为 +20dB/十倍频）

高频时， $sRC \gg 1$ ，从而 $\frac{sRC}{1+sRC} \approx 1$ ，于是 $|A_v| = 0$ 。

3. 两阶 RC 系统

以上看到的一阶 RC/CR 电路均为最简单的非线性系统。R 和 C 的任意组合将可能产生极为复杂的系统，分析其传输函数将是一个求解高阶线性方程组的过程，使得精确的手算分析基本不可能。但是对于实际应用的单级或多级放大器来说，其 RC 拓扑结构有其特殊性，一般都是 π 形电容结构，如下图：



这相当于一个两级放大器的电容电阻负载图。其中两纵向电容为两级放大器的容性负载，横向电容为包括 C_{gd} 结电容和补偿电容在内的密勒电容。而且一般来说横向电容的值远大于两纵向电容。这将可能使两个极点的位置相隔较远，从而可能可以采用某种近似来估算。因此研究这样一个系统有实际意义。（注意一个单纯这样的网络只

图 8 π 形 RC 网络 是一个微分器高通网络，适合放大器的两级 π 模型还应该加上一个压控电流源。

首先考察没有横向电容，仅有两个纵向电容的情况。原理图如下：

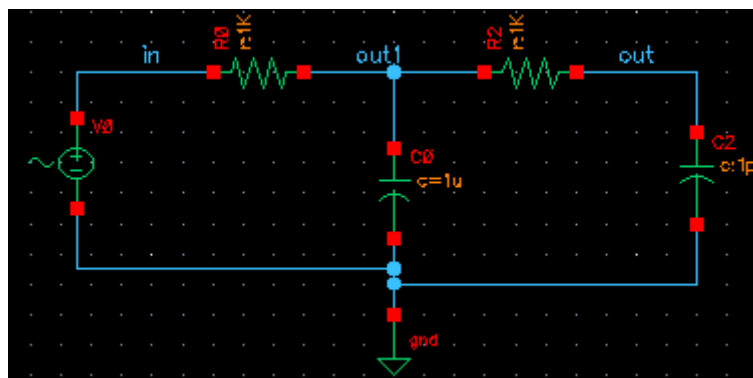


图 9 两阶 RC 网络

这个原理图同上述 π 网络稍有不同。注意到如果 R_2 不是横向连接的话系统将为单极点系统（两个 C 并联为一个电容）。为了使实验结果更加清晰，对这两个电容做了量级上的处理，即两纵向电容值分别为 1μ 和 $1p$ ，电阻值均为 $1k$ 。这样做的理由是使两个极点分离得比较远。仿真得到系统包含两个极点 $1.592e2$ Hz 以及 $1.592e8$ Hz，正好分别是 $(2\pi R_1 C_1)^{-1}$ 和 $(2\pi R_2 C_2)^{-1}$ 。对于这个系统尚可用手算精确求得极点所在。运用 KVL 和 KCL，最后求解极点方程：

$$s^2 + s\left(\frac{C_1 + C_2}{R_2 C_1 C_2} + \frac{1}{R_1 C_1}\right) + \frac{1}{R_1 C_1 R_2 C_2} = 0$$

在 $C_1 \gg C_2$ 的假设下，这个方程的解可以近似得到为 $1/R_1 C_1$ 和 $1/R_2 C_2$ ，与仿真结果相同。但是应该看到，在两级时间常数相近的情况下，无法运用以上近似。该传输函数的频率响应图如下：

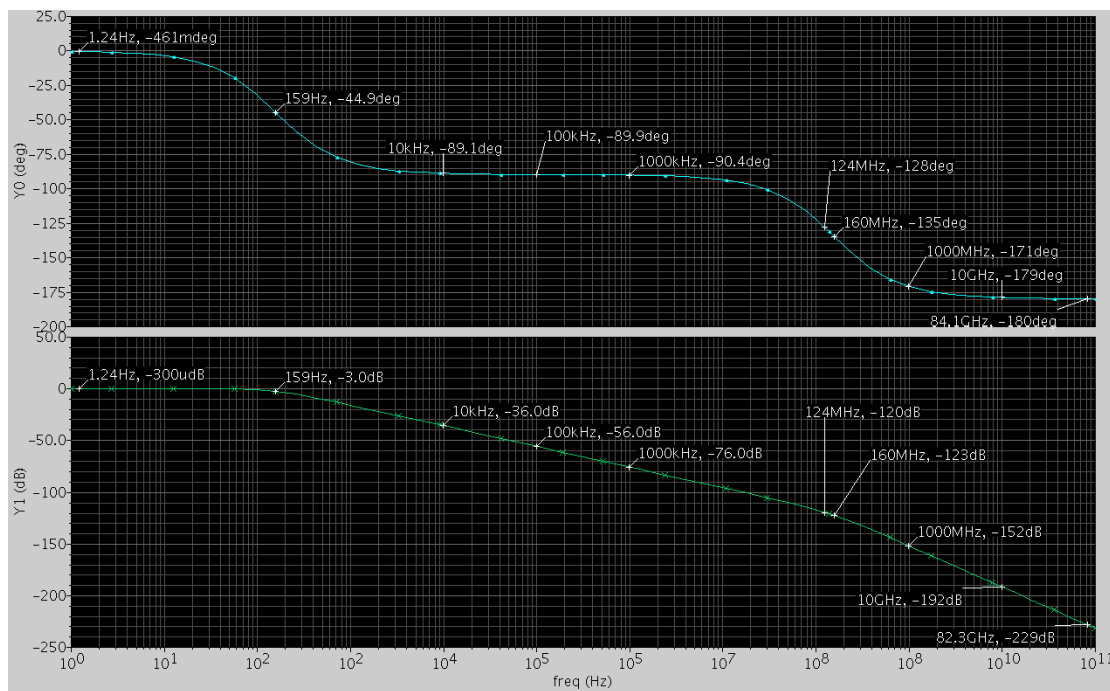


图 10 两阶 RC 系统幅频、相频响应图

从上图中可以得到以下结论：

- 1) 低频时幅度为 0，相位也为 0° ；-3dB 带宽为 159Hz，即为第一极点所在（称为主极点），主极点对应相位为 -45° ；主极点之后的一段幅度响应呈现 -20dB/十倍频特性。这些结论同前面得到的结论类似。
- 2) 由于经过设计，使两个极点分离较远，因此在频率 f 满足 $p_0 \ll f \ll p_1$ 时，相位响应为 -90° 的平台，这是由于主极点的相位移动作用产生。
- 3) 幅度响应曲线存在明显的拐点。第二极点处（次极点）对应相位为 -135° ，

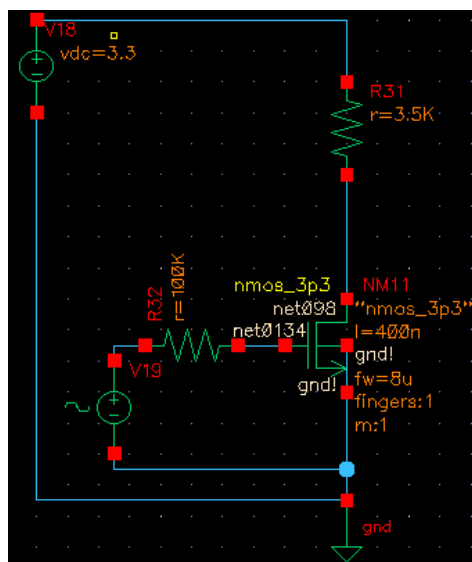
即在 -90° 平台的基础上再次移动 -45° ，在幅度响应对应次极点处向上移动 3dB ，可以看到近似为幅度响应曲线的拐点所在。该拐点对应的相位点无明显特征。

- 4) 次极点之后的幅度响应呈现 $-40\text{dB}/十倍频$ 的特征，可以证明为两个极点对幅度响应的效果的叠加。对相位响应，在经过一定的相移之后相位响应稳定于 -180° 可以预期每个极点将使相位响应最终相移 -90° 。

根据上述得到的幅频、相频响应曲线可以进行一些推测和思考。

- 1) 由于极点对幅度响应的影响表现为 $-20\text{dB}/\text{dec}$ ，因此对一个实际的放大器来说，如果知道了低频增益 A_v 和主极点，如果在主极点和第二极点之间不存在其他极零点的影响（关键是主极点和次极点之间不存在一个正零点），那么知道了 A_v 和主极点，就可以对放大器的单位增益带宽做一个预期，如采用 $-20\text{dB}/\text{dec}$ 或 $-6\text{dB}/\text{octave}$ 估算。但从根本上这样估算的理由是放大器的带宽增益积是一个常数。
- 2) 值得注意的是放大器的单位增益带宽点不是也不应该是次极点，与相位的对应（关系到相位裕度）也没有直接的关系。相关实验将在后面说明。
- 3) 回想相位裕度的定义是放大器在单位增益带宽处对应的相位值同 -180° （ -180° 还是 0° 需要看低频相位）的差。因此，如果放大器的单位增益带宽恰好就是次极点的所在，那么相位裕度为 45° ，正好够了闭环稳定性的下限。考虑到实际中 45° 的取值是绝对不够的，应该提供更大的相位裕度如 65° ，则单位增益带宽点应该在次极点之内。——这也是单位增益带宽不应该是次极点的理由。同时可以推论，次极点实际决定了放大器的最大带宽。因此，如果 AC 仿真的带宽范围是从低频到单位增益带宽处，应该看到 $-20\text{dB}/\text{dec}$ 才是理想情况（实际中可能包含极零点对，这样的响应很难得到）。
- 4) 进一步推论：由于单极点系统相位最终将停留在 90° ，故单极点系统总是闭环稳定的，即相位裕度至少为 90° 。

4. 单级共源、电阻负载、有输入阻抗的单管放大器频率响应



左图是一个单级共源放大器，为了将问题简单化，没有采用实际中使用的有源负载或者二极管负载。这样可以减少负载管结电容的影响。Rs 为信号源内阻，

在计算放大器频率响应时，一般会用到密勒定理，即对于连接输入和输出的电容（相当于反馈电容，本例中为 C_{gd} ） C_f 来说，当考虑输入端时间常数时，等效为输入端并联一个电容为 $C_m = (1 + |A_v|) C_f$ 的电容，同时可以取消反馈电容；而考虑输出端时

间常数时，等效为在输出端并联一个电容为 $C_M = (1 - \frac{1}{|Av|})C_f$ 的电容。这样可

以化为两个简单的一阶 RC 系统进行估算，将问题简化。不过应该注意的是两个等效（输入端和输出端）不能同时使用，即当估算输入端时间常数时，输出端仅应并联实际的负载电容，不应再考虑 $C_m = (1 - 1/Av) C_f$ 电容的影响。而且应注意密勒定理仅能用来快速估算输入、输出时间常数，而将会漏掉一个零点，即密勒定理只考虑了极点情况而没有考虑零点情况。但在实际应用中，密勒定理仍有实际价值，因为对放大器的频率响应常常更关心极点的情况。

首先采用密勒定理估算放大器的极点情况。采用 analogLib n33 模型仿真。输入 nmos 管为 8u/0.4u，Rs=100k，负载电阻 RL=5k。低频增益|Av|=6.2，mos 管跨导 gm=1.33485m。其中由仿真得到输入电容 Cgs=11.3661f，Cdb=1.09277a，Cgd=3.0496f，Cgb=1.04188f。仿真得到两个极点，分别为：p0=4.61588e7 Hz，p1=1.15656e10 Hz，得到一个零点为 z0=6.82626e10 Hz。

对于输入端，输入电容为 $C_{in} = C_{gs} + C_{gb} + C_{gd} (1 + |Av|) = 34.3651fF$

$$\text{于是 } p_0 = \frac{1}{2\pi R_s C_{in}} = \frac{1}{2\pi * 100k * 34.3651f} = 4.631e7 \quad (\text{Hz})$$

输出端电容为 $C_{out} = C_{db} + C_{gd} (1 - 1/Av) = 2.558f$

$$\text{于是 } p_1 = \frac{1}{2\pi R_L C_{out}} = \frac{1}{2\pi * 5k * 2.558f} = 1.244e10 \quad (\text{Hz})$$

可见上述估算基本同仿真结果相近。

（问题：

上面采用的模型为 analogLib n33 模型（ms018_v1p6_spe.lib: section tt）这是一个比较理想的模型。但当采用 Print-> DC Operating Point 查看 mos 管电容参数时，发现对同一参数存在两个不同的电容值，例如对于栅漏交叠电容 Cgd 来说，理想情况下应该 Cgd=Cdg，但实际列出的参数中同时包括 Cgd 和 Cdg 两个电容而且电容值不相同，不仅如此，对于 mos 管的各寄生电容均存在上述现象。特别是当选用实际与工艺相结合的仿真库 Chartered 时，某些参数差别还比较大。下面列出了对于同一 W/L 的 nmos 管，三种仿真库下各寄生电容的值的一个初步比较：

表 1 三种工艺相同 W、L 下管寄生电容值的比较

	analogLib n33	Chartered nmos_3p3	TSMC nch
Cgs	11.3661f	12.1048f	16.6876f

Csg	10.5613f	7.74032f	15.9375f
Cgd	3.0496f	1.72643f	2.29285f
Cdg	3.0669f	5.23175f	2.37264f
Cdb	1.09277a	992.412a	2.22305a
Cbd	4.43654a	10.191a	13.3451a

对于 Cgd 和 Cdg 存在两种名字，仿真器说明文档里给出的解释是 $C_{gd} = \frac{dQ_g}{dV_d}$,

$C_{dg} = \frac{dQ_d}{dV_g}$ 。其他情况以此类推，包括列出的参数中包括的 Cgg、Cdd、Css、

Cbb 等一系列电容。

对于同节点电容电容值有差别的原因，一方面可以采用上述公式加以解释，另一方面，还有更极端的例子，如针对 40u/2u 大尺寸 nmos 管，见下面列表：

表 2 成对电容参数的显著性差别示例

	analogLib n33	Chartered nmos_3p3	TSMC nch
Cgs	283.156f	261.629f	340.625f
Csg	253.674f	145.026f	330.117f
Cgd	15.4306f	8.96913f	11.8801f
Cdg	15.507f	97.0139f	12.1985f
Cdb	44.2014a	31.7396f	68.7948a
Cbd	11.0283a	15.2231a	5.42101a

注意到 TSMC 的各个参数都比较接近（除了 Cdb 和 Cbd——但总归都是可以忽略的量级，不产生实际影响），而注意到 Chartered 的各项参数，有的已经有量级上的变化，比如 Cdb 和 Cbd，其中 Cdb 的这个数值已经不能忽略！可能的解释：1) Chareted 的工艺的不稳定性，比如漏电流大（？）2) 0.35 工艺和 0.25、0.18 工艺上的不同（？）

以上问题还有待进一步研究。

)

以上是采用密勒定理对放大器极点情况进行的一个估算。但是在手算估算阶段欲估算放大器的极点情况，则需要首先估算出各节点的电容值，特别是

C_{gs} 和 C_{gd} 。公式给出 $C_{gs} = \frac{2}{3}WLC'_{ox} = \frac{2}{3}WL \frac{\epsilon_{ox}}{TOX}$ ， $C_{gd} = CGDO * W$ ，以下试

验了几个不同的 WL 值，分析如下：

（采用 Chartered nmos_3p3 库进行分析）

表 3 不同 W、L，栅源电容、栅漏电容值的分析与扫描

W (um)	L (um)	Cgs (fF)	Cgd (fF)	Cgs/(WL)	Cgd/W	Csg	Cdg	Csg/W L	Cdg/W
8	1	27.27	1.374	3.409	0.17179	15.56	10.04	1.946	1.255
8	1.5	39.42	1.343	3.285	0.16789	22.10	14.37	1.842	1.796
8	2	51.49	1.329	3.218	0.16609	28.64	18.71	1.790	2.339
8	4	99.41	1.309	3.107	0.16361	54.78	36.12	1.712	4.515
16	4	200.7	2.683	3.136	0.1677	110.4	72.86	1.725	4.554
20	4	251.4	3.390	3.143	0.16951	138.3	91.25	1.728	4.563
30	4	378.2	5.229	3.152	0.17429	207.8	137.3	1.732	4.577
40	4	505.1	7.198	3.157	0.17996	277.4	183.5	1.733	4.587

如上表所示，对于 C_{gs} ， $C_{gs}/(WL)$ 给出的值近似为一个常数，注意到在 WL 比较小时，这个常数离平均值的偏差较大，而当 WL 较大时，常数的一致性较好，这可能是由于在栅面积比较小（WL 比较小）时，边缘电容效应的影响比较大。对于 C_{gd} ， C_{gd}/W 的值常数一致性尚可。说明利用上述公式来估算 C_{gs} 、 C_{gd} 的值还是可行的。对于 C_{sg} 参数，逆推得到的常数值同 C_{gs} 明显不同，基本上为 1.8 倍关系，但在 WL 较大时，常数一致性也比较好（WL 较小时分析如前），说明对于 C_{sg} ，手算估算也是可能的。但对于 C_{dg} 电容，虽然在 L=4 时，常数性较好，但对于 L=4 以下的值，明显偏离了 C_{dg} 同 W 之间的线性预期。说明对短沟道器件，估算 C_{dg} 是比较困难的。关于 C_{dg} 的估算，还需要做进一步分析和扫描。

由以上分析可以看到，精确的由手算来估计 C_{dg} 等参数的值是比较困难的，而且后面将会看到，某些情况的极点需要采用 C_{dg} 来进行计算，因此这是另一个问题。另外，对于 C_{db} 电容，书上也给出了其值的计算公式，但考虑到这个值一般都会被忽略掉（对 Chartered 工艺不是这样），故没有对这个公式进行考察。

虽然用公式可能无法对 Chartered 的某些电容参数进行预估，但是后面将会看到，其影响不会太大，因为随着电路的复杂化，仅用手算来估计极点的值将是不现实的。Gray 一书推荐的正确地进行极零点分析以及进行补偿的方法是：先采用计算机模拟仿真得到原始的极零点情况，然后估计补偿电容的值，加入电路中进行仿真，观察极零点情况，然后进行进一步调整并迭代以上步骤。因此包括 C_{gd} 同 C_{dg} 值不同，手算无法估算等问题，在实际应用中将会被仿真所解决。

Gray 一书上对上述电路给出了精确的推导和最后的极点公式，由于密勒等效估算的结果同实际值比较接近，因此未对此精确公式（比较复杂）进行验证。但是精确的公式给出了单零点的所在： $z_0 = gm/Cgd$ ，仿真给出 $z_0 = 6.82626e10$

Hz，手算给出 $z_0 = \frac{g_m}{2\pi C_{dg}} = \frac{1.33485m}{2\pi * 3.0669f} = 6.93e10$ Hz，精度尚可。但应注意，

此处估算应该采用 C_{dg} 而非 C_{gd} 的电容值，比如针对一个极端例子输入管为 $40u/2u$ 的 `nmos_3p3 Chartered` 器件，只能采用 $97f$ 的 C_{dg} 来计算零点值，并且手算结果精度较好，当采用 $8f$ 的 C_{gd} 值来计算零点值时，很明显产生量级上的偏差。这个例子说明仿真器确实是区分了两个电容值的，而且对 `Chartered` 工艺，区分很显著（由于 `TSMC` 工艺成对参数都比较一致，故无法验证）。后面的例子还将进一步给出使用 C_{gd} 和 C_{dg} 两种情况的比较并推测其使用场合。

下面是这个放大器的频率响应仿真曲线图：（`analogLib n33` 库）

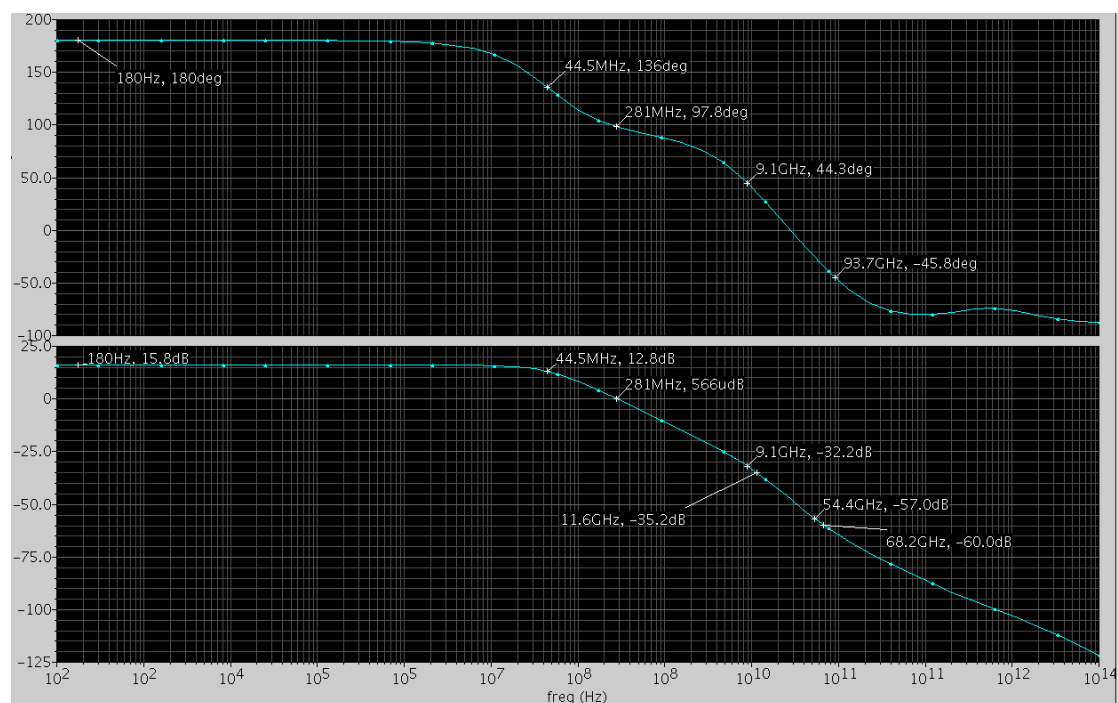


图 12 单管共源放大器（非理想信号源）输出点频率响应曲线图

一些结论并不赘述。从图中可以进一步确定前面的几个推论：

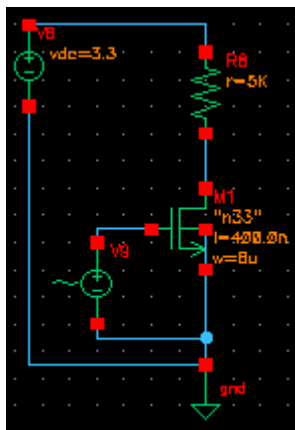
- 1) 主极点 46.2MHz 处为 -3dB 带宽，对应相位约 135° （由于反相输出，初始相位为 180° ，主极点仍然使相位响应相移 -45° ）。次极点 11.6GHz （对应相位约为 45° ，沿第一极点产生的 90° 平台再产生 -45° 相移）向上 3dB 处恰为幅度响应拐点。零点 68.3GHz 处（对应相位约为 -45° ，即沿第二极点产生的 0° 相位平台再产生 -45° 相移）向上 3dB 处为曲线的另一个拐点。第一拐点将幅频曲线向下拐至斜率 -40dB/dec ，第二拐点将曲线重新上抬至斜率 -20dB/dec 。只是由于次极点和零点之间分的不是太开，故其间的 -40dB/dec 斜率并不准确，因为在这一频率范围内并不能忽略除主极点之外

的其他极点而将传输函数进行对数化简。（可以仿前例证明）

- 2) 可以看到该系统的单位增益带宽为 281MHz，在主极点和次极点之间，且与相位没有直接关系。这证明了次极点并不是单位增益带宽点。该系统的相位裕度为 97.8°。可以想象，如果能将主极点和次极点以及正零点显著分开，则系统在单位增益频率内等价为一个单极点系统，从而单位增益带宽处，相位响应将停留在 90° 平台处，系统相位裕度为 90°，将必然稳定。这是放大器设计的最理想情况。对于正在设计中的折叠共源共栅放大器的两个增益辅助放大器来说，一般应该呈现这样的幅频响应特性。同时可以想象，如果不幸放大器的单位增益带宽点落在了次极点之外，相位裕度将必然小于 45°，放大器在闭环工作时将必然振荡。此时就需要加入补偿电容，调节系统的极零点的值，使其满足相位裕度和稳定性的要求。

5. 单级共源放大器各种形式频率响应的实验验证

5.1 单级共源、电阻负载、有输入阻抗的单管放大器频率响应



左图为一个理想电压源驱动的单管共源放大器的原理图。由于去掉了 R_s 内阻，从而上例中输入端时间常数不存在，即系统变为单极点、单零点系统。并且由于没有密勒效应（因为不需要考虑输入端时间常数），使得小信号模型比较简单，可以推得极零点的精确公式。

零点公式同前，为 $z_0 = \frac{g_m}{C_{dg}}$ ，注意此处仍为 C_{dg} 。此例

中 mos 管参数均不变，故零点频率与上例相同，且手算结果与仿真较接近。

图 13 理想 V_{in} 单管

对于极点计算，Baker 一书给出的计算公式为 $p_0 = \frac{1}{R_{Leq}(C_{out} + C_{gd})}$ ，其中

$R_{Leq} = r_{o1} \parallel r_{o2} \parallel 1/g_{m2}$ ，除去 C_{gd} 和 C_{dg} 的区别，按此公式计算出的极点位置与仿真得到的偏差较大。为了得到极点的准确表示，采用将负载电容显著化的方法，首先忽略掉管寄生电容的影响，即在输出端并联 1pF 电容，这将预期远大于寄生电容值。并将 C_{gd} 同 C_{dg} 的差别显著化，采用 40u/2u 的管参数，如前所述，此参数下 $C_{gd}=9fF$ ， $C_{dg}=97fF$ 。此时为使管正常工作，负载电容为 3.5k，管跨导 $g_m=1.50164m$ 。即 $R_{Leq} = r_{o1} \parallel r_{o2} \parallel 1/g_{m2} = 481.54$ ， $R_L=3.5k$ ，

$$R_L = r_{o1} \parallel r_{o2} = 1.739k。$$

当输出端并联 1pF 电容，并采用 40u/2u 管参数时，仿真得到极点值为

4.394e7 Hz, 逆推可知此极点应采用公式 $p_0 = \frac{1}{R_1(C_{out} + C_{gd})}$ 计算, 手算极点值为

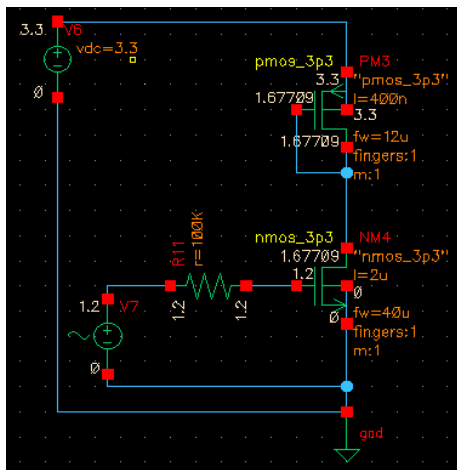
为 4.547e7 Hz。

去掉负载电容逆推电容的具体表示发现电容项应采用 $C = C_{out} + C_{gd} + C_{jd} + C_{bd}$ 计算较为正确(同样可以采用将 C_{gd} 显著化的方法验证), 其中 C_{jd} 为漏体结电容 (Drain-bulk junction capacitance)。且此公式对于 TSMC 仿真库同样适用, 但对于 analogLib 库, 以上公式均不正确且存在量级上的差别。可能原因是 analogLib 仿真库并不是一个同实际工艺相结合的仿真库。另外仿真器此处采用 C_{jd} 电容值而其他地方未采用的原因不明, 不过进一步的探索意义不大。

通过上面两例的比较可以看到, 信号源是否为理想信号源决定了放大器极点的具体计算方法。由于在功能设计仿真时, 一般认为输入信号源为理想信号源, 即输入管栅上都没有串接电阻, 故由第二个例子可以看到, 放大器的主极点将由输入管的栅漏交叠电容、下级负载电容以及输入级负载所决定(否则将由信号源内阻以及输入级密勒电容决定)。而实际中输入信号源的负载应该是一个比较小的值(比较接近理想情况), 故实际极点的取值将比较接近第二种情况。

5.2 单管放大器有源负载等形式的验证

5.2.1 非理想信号源有源负载单级放大电路



各管参数: 负载 pmos 管 12u/0.4u $C_{gs2}=17.1283f$, $C_{bd2}=7.9a$, 输入 nmos 管 40u/2u, $C_{gd1}=8.81f$, $C_{dg1}=96.855f$, $C_{bd1}=14a$, $C_{gs1}=261.628f$, $C_{sg1}=145.026f$, $g_{m1}=1.50193m$, $A_v=1.60$, $g_{m2}=886.1u$

仿真得到 $p_0=5.31e6$, $p_1=2.22e9$, $z_0=2.47e9$

手算零点: $Z_0 = \frac{g_m}{2\pi C_{dg1}} = 2.469e9$

主极点: (注意此处应采用 C_{gs1} 而非 C_{sg1})

图 14 非理想信号源有源负载

$$p_0 = \frac{1}{2\pi R_s [C_{gd1}(1 + |A_v|) + C_{gs1}]} = 5.59e6$$

$$\text{次极点: } p_1 = \frac{1}{2\pi g_{m2}^{-1} [C_{dg1} (1 - |A_v|^{-1}) + C_{gs2} + C_{bd1} + C_{bd2}]} = 1.820e9$$

可见结果尚在接收范围之内。

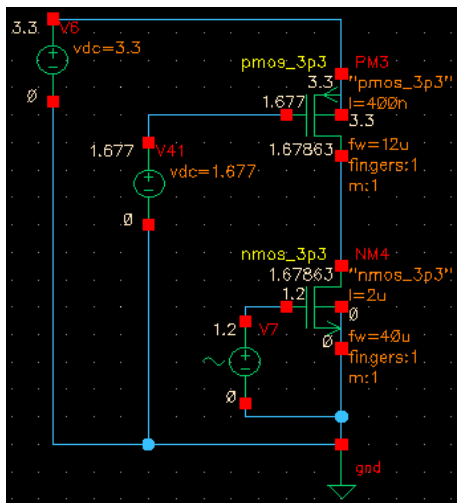
5.2.2 理想信号源有源负载单级放大电路

各管参数不变，仿真得到单极点 $p_0=2.028e9$ ，单零点 $z_0=2.468e9$ 。
 $C_{jd1}=37.0427f$ ， $C_{jd2}=14.5554f$

零点计算公式同前，且管参数未变，省去验证步骤。

$$\text{主极点 } p_0 = \frac{1}{2\pi g_{m2}^{-1} [C_{gd1} + C_{gs2} + C_{jd1} + C_{jd2} + C_{bd1} + C_{bd2}]} = 2.229e9$$

5.2.3 理想信号源电流源负载单级放大电路



如左图，管参数全部不变，仅将有源负载换为电流源负载，并采用与原输出电压相近的栅极偏置电压。仿真得到 $A_v=28.85$ ，主极点 $1.312e8$ ，零点位置不变。

其中 $g_{m2}=866.011u$ (不变)， $g_{ds2}=49.0085u$ ， $C_{ds2}=5.81306f$

$$p_0 = \frac{1}{2\pi g_{ds2}^{-1} [C_{gd1} + C_{ds2} + C_{jd1} + C_{jd2} + C_{bd1} + C_{bd2}]} = 1.178e8$$

注意到此处应采用 g_{ds2} 而非 g_{m2} ，即应采用电流源负载的小信号输出电阻。

图 15 理想信号源电流源负载

5.2.4 非理想信号源电流源负载单级放大电路 (略)

由上述同尺寸的有源负载结构同电流源负载结构的比较中可以看出，有源负载结构的增益通常不大（可以证明当输入和输出直流电位均为中点电位（1.65V）时，有源负载结构约为 1（Chartered 工艺为 0.8 左右，同 P 管和 N 管阈值电压相关），但因此频率性能比较好（主要是因为 P 有源负载管小信号输出电阻小，为 g_m^{-1} ，即输出负载电阻小），如例 5.2.2 中 3dB 带宽达到 2GHz。而电流源负载提升了增益，但因此使得频率性能有所下降（主要是因为电流源负载小信号输出电阻大，为 g_{ds}^{-1} ，因此输出负载电阻大）。这两种结构特别是电流源负载结

构经常用于输出级，因此研究其频率性能是有意义的。

6. 两极共源单管放大电路

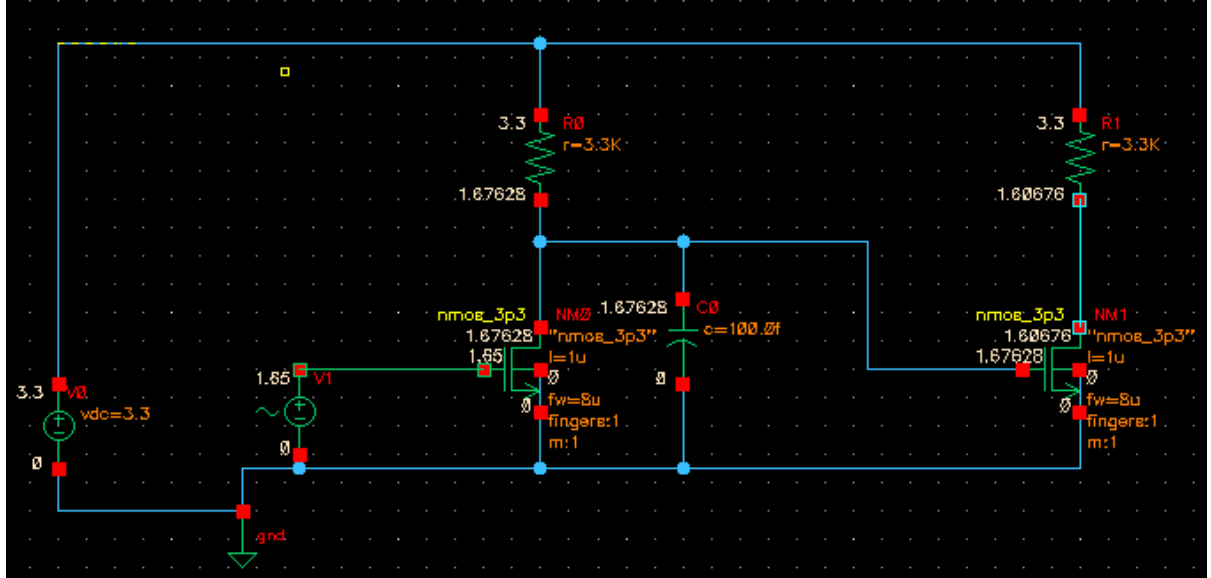


图 16 两极共源单管放大电路

图 16 为同样参数的两极单管放大电路，其中共源管尺寸为 $8u/1u$ ，负载电阻为 $3.3k$ 。其中一级的极零点情况为单极点 $4.93e9$ ，单零点 $1.157e10$ 。按

$$p_0 = \frac{1}{2\pi R_L [C_{gd1} + C_{jd1} + C_{bd1}]} \text{ 公式估算极点为 } 4.843e9, \text{ 按 } z_0 = \frac{g_m}{C_{dg}} \text{ 手算零点为}$$

$1.158e10$ 。手算结果与仿真结果相近。

忽略图中第一级的负载电容时，两极放大器产生双极点： $9.719e8$ 和 $6.278e9$ ，产生两相近零点为 $1.157e10$ 和 $1.159e10$ 。可见零点情况及其位置没有变化。在此种情况下估算两极点情况产生较大偏差，原因是两极点位置比较靠近，互相产生影响，而前述公式均是在无其他极零点影响的情况下推得，在推导过程中运用了一些近似。为了使结果更加清晰，将第一级负载电容显著化，从而使两极点显著分开(十倍频程以上)。为此在第一级加上大负载电容 $0.1pF$ ，从而仿真得到两极点分别为 $3.299e8$ 和 $5.196e9$ 。按照

$$p_0 = \frac{1}{2\pi R_L [C_{gd1} + C_{jd1} + C_L + C_{gs2} + C_{bd1}]} \text{ 和 } p_1 = \frac{1}{2\pi R_L [C_{gd2} + C_{jd2} + C_{bd2}]} \text{ 分别}$$

估算极点为 $3.484e8$ 和 $4.755e9$ 。由此可见，当多级放大器各级产生的极零点相互分离较远时(十倍频以上)，可以将每级作为单级放大器处理来估算各自的极零点位置。否则前后级极零点将相互影响。

7. 两极电流源负载共源放大器及其补偿情况的相关实验

由于前面实验所看到的（以及通过证明）可知，电阻负载（或者有源负载）由于其小信号输出电阻较小（电阻负载为其阻值，有源负载为 $1/g_m$ ），使得其频率性能比较好，因此两极点比较靠近零点。为了显著地观察补偿电容对极点的分裂效应，参考 Gray 一书经过推导得出的补偿电容的两极点单零点公式，需要满足 $g_m \cdot R \gg 1$ 的条件，这样便需加大每级的增益，于是采用电流源负载结构，这样也从另一方面提升了增益，便于观察单位增益带宽与次极点之间的互动关系（有源负载两级增益积很小，这样单位增益带宽十分接近 3dB 带宽，不利于实验）。

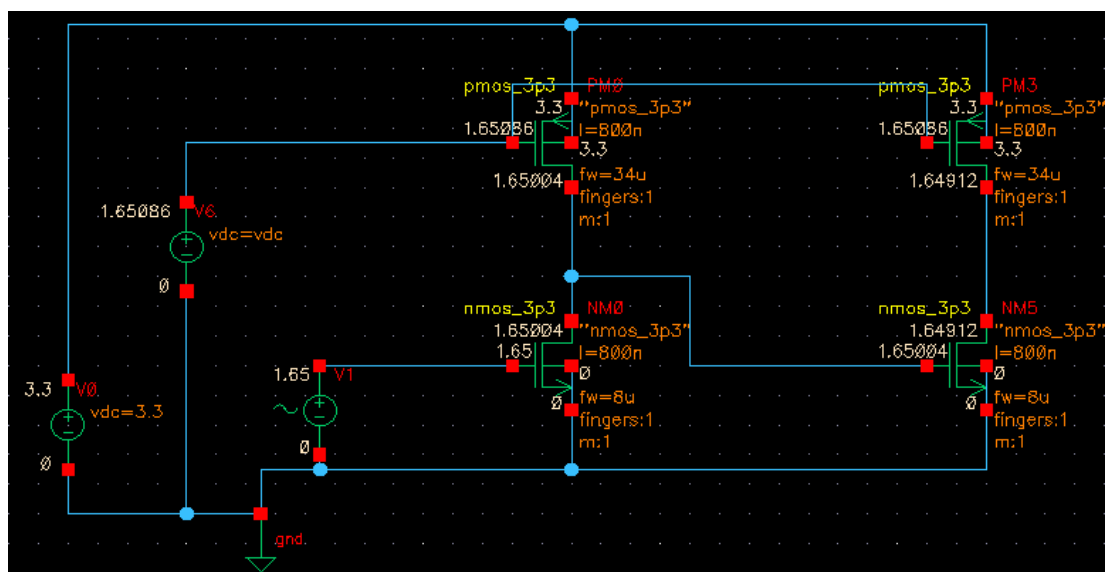


图 17 两级电流源负载单管放大电路

上图为结构的电流源负载单管放大电路原理图。仿真得到双极点： $p_0=3.311e7$ ， $p_1=2.100e8$ ，双零点对： $1.618e10$ ， $A_v=56.7\text{dB}$ 。可以看到两极点是比较靠近的，而且由于该电路增益较大（至少远大于有源负载形式的低于 20dB 十倍的增益），可以预期该电路的单位增益带宽点落在次极点之外，即相位裕度小于零。

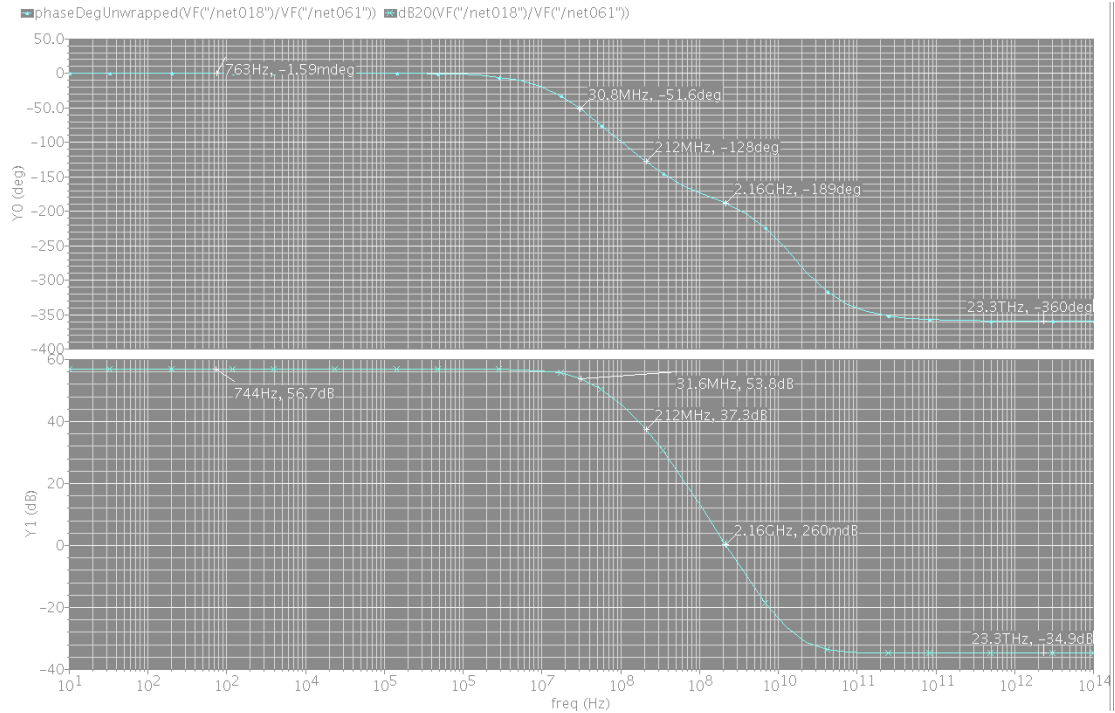


图 18 两级电流源负载无补偿频率响应图

上图即为该两级放大器的频率响应，由于增益较大，单位增益带宽为 2.16GHz，对应相位为 -189° ，即相位裕度为 -9° ，如果该放大器能够闭环使用（即存在一个假想的负反馈输入端——实际无法实现从输出端到输入端的负反馈），可以想象这个闭环系统将会发生振荡。

前面已经分析，如果单位增益带宽刚好是次极点所在，则相位裕度正好是 45° ，系统将闭环稳定。因此如果能够将主极点减小（减小开环 3dB 带宽），就能够提早增益按 -20dB/dec 下降的开始频率，这样将有可能使单位增益带宽移到次极点之内，从而满足相位裕度要求。另外，如果能将次极点增大，则也可能使次极点频率将单位增益带宽包含进去，同样也能满足相位裕度的要求。相位补偿技术通常是在两个高阻结点之间或者某个高阻结点与地之间加上一个电容，通过调节这个电容的值，就可以改变极点的位置。（为什么是高阻结点？因为根据 $\tau = 2\pi RC$ ，只有高阻值才能产生较低频的极点，低阻结点产生的极点值较高，通常将被忽略。）

图 18 为加入补偿电容值之后的两级放大器，依次增大补偿电容的取值，分析运放极零点情况，可以得到以下数据：

表 4 补偿电容与极零点关系

补偿电容值	主极点 p0	次极点 p1	零点 z0	零点 z1
1p	2.067e5	1.215e9	1.512e8	1.618e10
2p	1.037e5	1.233e9	7.596e7	1.618e10

3p	6.921e4	1.239e9	5.072e7	1.618e10
10p	2.080e4	1.248e9	1.525e7	1.618e10
20p	1.040e4	1.250e9	7.628e6	1.618e10

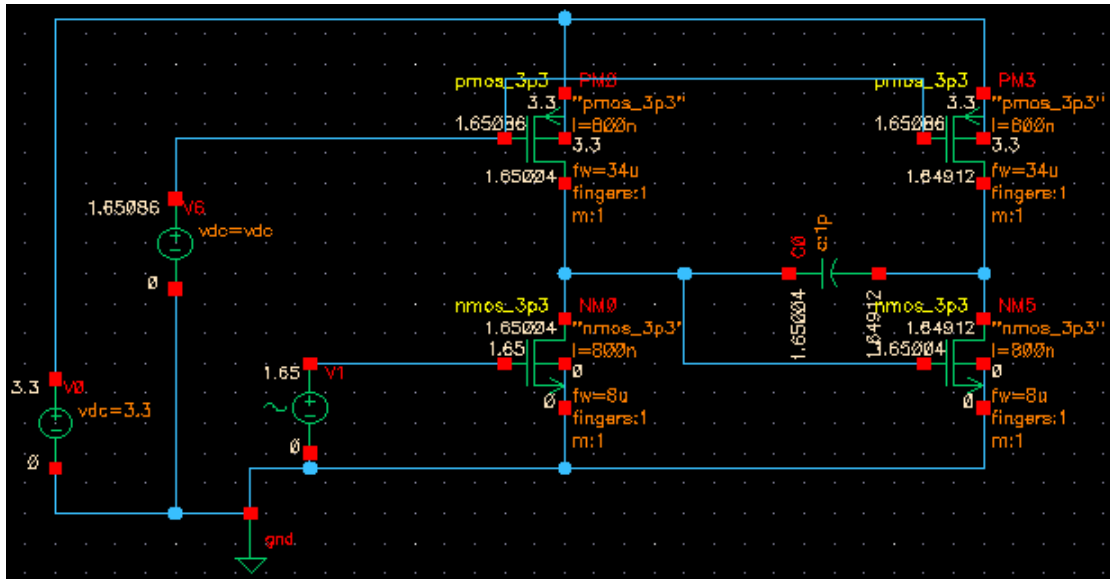


图 19 两级电流源负载单管放大电路及级间补偿电容

根据 Gray 一书给出的存在补偿电容情况下的极零点的公式，当补偿电容 C 很大（远大于寄生电容），并且 $gmR1 \gg 1$ ， $gmR2 \gg 1$ （即每级增益远大于 1）

的情况下，有：
$$p_0 \approx -\frac{1}{g_m R_1 R_2 C}, \quad p_1 = -\frac{g_m C}{C_2 C_1 + C(C_1 + C_2)}$$
（ gm 均为第二级

放大管的跨导， $R1$ 、 $R2$ 为各级输出电阻）。增大 C ，则 $p0$ 反比例减小， $p1$ 增大，这也就是补偿电容能够使两极点产生分裂的原理。但由 $p1$ 公式可得，当

C 很大（远大于 $C1$ 和 $C2$ ）时， $p_1 \rightarrow \frac{g_m}{C_1 + C_2}$ ，也就是说，次极点随补偿电容

的增大将逐渐趋近一个上限定值。从表 4 中我们可以清楚地看到这一趋势，即主极点 $p0$ 随 Cc 成反比例减小，次极点 $p1$ 稍有增加，当 Cc 很大时，近似等

于定值 $1.25e9$ 。在此过程中，第二级零点 $z0$ 仍按公式 $z_0 = \frac{g_m}{C_{dg}}$ 随 Cc 呈反比例

变化。

可以检验当 Cc 为 3p 时各极零点的估计值。其中 $gm2=959.039u$ ， $gds1=28.106u$ ， $gds2=28.0841u$ ， $gds1m=8.64561u$ ， $gds2m=8.65395u$ 。从而可以估算 $p0=7.473e4$ 。而 $C1 = Cgd1m + Cjd1m + Cgs2m + Cjd1 = 2.352f + 7.67f + 23.3224f + 40.2883f = 73.6327f$ ， $C2 = Cgd2m + Cjd2m + Cjd2 = 2.354f + 7.671f + 40.283f = 50.308f$ 。从而可以估算 $p1=1.232e9$ （按极限公式估算）或 $1.220e9$ （按

标准公式估算)。而第二级零点仍为 $z_0 = g_m / C_c = 5.092e7$ 。可见估算精度尚可。

从上面有关补偿电容同极零点的互动可以看到，补偿电容从原理上可以使两极点分裂，但是在增大补偿电容的过程中（前提是补偿电容远大于寄生电容——一般的补偿情况都是这样），其主要的效应是压低了主极点，而对于次极点，除了是否存在补偿电容（即加入补偿电容之前次极点为 $2.100e8$ ，加入补偿电容之后为 $1.23e9$ 左右的值）能够明显影响其位置外，补偿电容值的变化对其影响不大。即一旦加入了补偿电容，则主要需要考察的指标为 $3dB$ 带宽。

另外注意到 Gray 一书推导中假设 C_c 很大——这一假设仅是指补偿电容应该远大于寄生电容值。我们可以在输出级加上一个负载电容，其值为典型的 $2p$ ，则未加补偿电容时，仿真得到 $p_0 = 2.75e6$ ， $p_1 = 7.12e7$ 。加入补偿电容之后，有下表：

表 5 补偿电容与极零点关系 II（负载电容 $2p$ ）

补偿电容值	主极点 p_0	次极点 p_1	零点 z_0	零点 z_1
1p	1.935e5	7.667e7	1.512e8	1.618e10
2p	1.003e5	7.688e7	7.596e7	1.618e10
3p	6.7664e4	7.695e7	5.072e7	1.618e10
10p	2.066e4	7.706e7	1.525e7	1.618e10
20p	1.037e4	7.708e7	7.628e6	1.618e10

可以看到分裂效果并没有明显的降低，明显的区别仅在于，此次由于输出级存在一个显著的负载电容，因此是否存在补偿电容对次极点的影响并不大

（相比较无负载电容的情况来说）。另外我们可以根据 $p_1 \rightarrow \frac{g_m}{C_1 + C_2}$ 预期，负

载电容越大（同补偿电容相比），补偿电容对次极点的移动作用越不明显，甚

至可能会出现反向趋近于 $p_1 \rightarrow \frac{g_m}{C_1 + C_2}$ 的现象（即使次极点减小，关于这一现

象，可以将负载电容设为 $10p$ 来观察）。总之，补偿电容应该同负载电容为一个相近的值，最好是比负载电容大——这样又将带来摆率等一系列问题，需要综合考虑。

下图是补偿电容为 $3p$ ，无负载电容时，放大器的频率响应图：

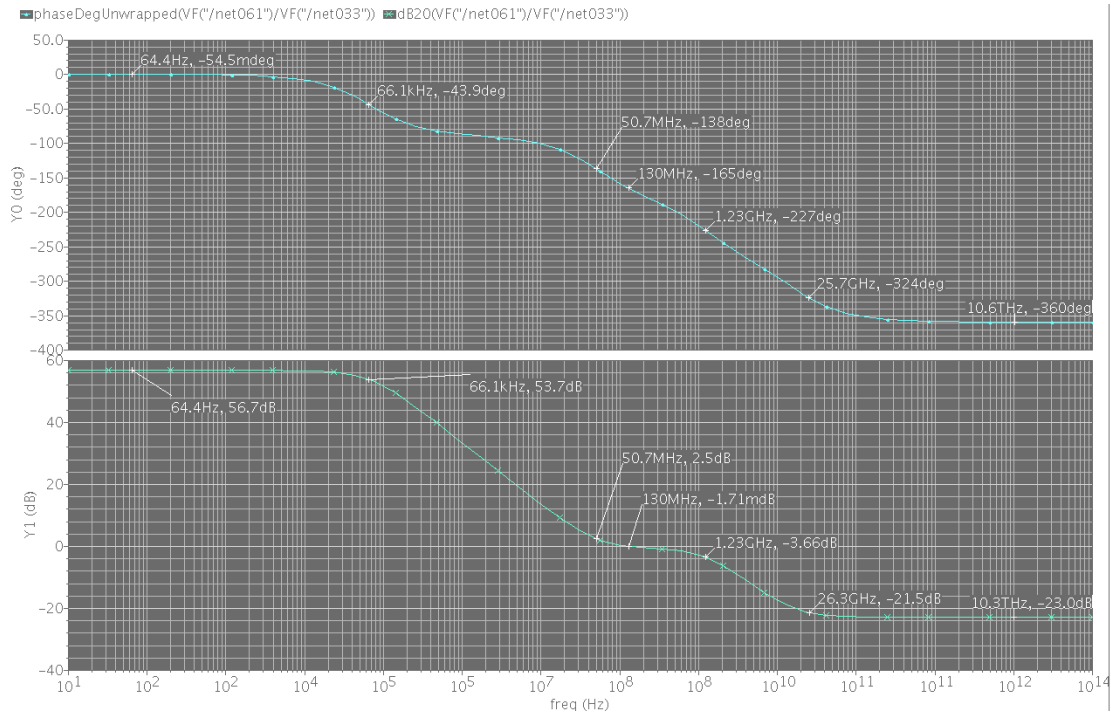


图 19 补偿电容对相位裕度的改善（补偿电容 3p）

由仿真得到的结果可以看到，影响放大器频率性能的三个点——主极点（ $6.92e4$ ）、次极点（ $1.24e9$ ）、主零点（ $5.07e7$ ）之间都充分分离（大于 10 倍频程以上），因此在频率响应波特图上可以看到一条很标准的频率曲线，三点对应相位分别对应 45° 、 135° 、 225° 左右。单位增益带宽为 130MHz，对应相位为 165° ，即相位裕度为 15° 。可以看到，由于主要压低了 3dB 带宽频率，使得单位增益带宽已经移到了次极点之内。如果是一个标准的双极点系统，这个带宽对应的相位裕度应该大于 45° ，但是现在实际上仍未达到要求。从图中可以明显看到，是主极点和次极点之间存在的零点影响了相位裕度。由零点

公式 $z_0 = \frac{g_m}{C_c}$ ，由于 MOS 器件的跨导一般不大，使得这个零点无法达到高频

段（在双极型器件中不存在这个问题），因此将会影响频率响应。由于零点对频率的影响为 20dB/dec，因此将使得单位增益带宽变大，延缓下降，从而相位裕度降低。下面将要讨论的消零电阻的引入是为了解决这一问题。即通过消去次极点之内的零点，使放大器呈现一个两极点系统的响应（在感兴趣频段内），从而达到稳定性的要求。

另外对于两零点情况可以做一些思考。由公式 $z_0 = \frac{g_m}{C_{dg}}$ 可以看到，由于第

二级栅漏之间可能会接上一个较大的密勒电容来实现相位补偿，这使得第二级零点可能发生改变，且由 z_0 公式可以看到， z_0 只能变小。但是由于第一级绝对不会接上一个栅漏电容——这无异于自降带宽，因此这种由共源放大器为基本结构的放大电路有一个固有最大零点，这个零点只由输入管栅漏交叠电容和该管跨导决定。由于 mos 管输入级跨导一般也仅为 1m~10m 量级（mos 管本

身跨导无法与双极器件相比，且输入级跨导如果设计得比这个数值更大，则可能引发功耗、失调、寄生电容等一系列问题，因此 CMOS 运放并不是仅靠一味提升输入管跨导来提升增益的)，对于 C_{dg} ，由于输入管跨导大时管尺寸一般较大，因此寄生电容一般也大。对 z_0 做一个最大化的估计，估计 C_{dg} 为 100fF 量级（实际输入跨导 10m 量级时， C_{dg} 可能大约 1pF 量级；跨导 1m 量级时， C_{dg} 大约几十 fF 量级，由于 g_m 和 C_{dg} 为比例关系，作为最大化估计，取 10m 跨导时的 C_{dg} 为 100fF），这样 z_0 约为 $1.6e10$ Hz。由于正零点将会严重影响放大器的闭环稳定性，降低相位裕度，因此一般应将单位增益带宽取在该正零点之内且至少远离十倍频程（注意到下面将讨论的补偿技术中的调零电阻可以抵消第二级零点，但是对于这个固有极点是无能为力的）。这样作为 CMOS 运算放大器的最大单位增益带宽（稳定工作时），合理值最多为 1GHz 以下，因此一般来说单位增益带宽为几百 MHz 为其带宽上限。如果欲设计 GHz 带宽以上量级的运放（如射频用途），可以看到只有采用寄生特性更好的工艺，或者速度特性更好的工艺（能实现跨导更大）如砷化镓工艺，或者使用带宽性能更好的双极型器件。（对于 JFET 输入级还未知其寄生电容特性，可能可以稍稍改善频率性能，但更高速的放大器更适合采用双极型器件来实现）

以上推论有几个问题。

第一，如本文开头所提到的极零点对产生的极零相消效应有利于提高放大器的带宽，因此可否采用极零相消技术将次极点移动到同零点相近的位置，从而同时消去这个极点和零点，形成一个较理想的单极点放大器？我以为答案是否定的。原因在于决定这个次极点的因素在于第一级负载电阻 R 和第二级输入电容 C 。如果不采用补偿技术（补偿技术将会等效增大第二级输入电容），第二级输入电容近似为 C_{gs} ，约几十 fF 量级，即使负载电阻为有源负载（频率特性最好），此电阻量级约为几 k 量级，则估算此极点为 $(2\pi * 1k * 20f)^{-1}$ ，约为 7.96e9 Hz，难以达到 $1.6e10$ Hz 的量级，而且牺牲了增益性能。

第二，众所周知，采用共栅形式的放大器能够得到极好的带宽性能，而且能够消除密勒效应的影响。采用这种方式无疑能比上述放大器得到更好的频率性能。但是，共栅形式的放大器由于输入阻抗小，一般不作为运放第一级，除非采用共源共栅输入级——这在低电源电压的情况下设计困难。

总而言之，上面关于零点的推论只是给出了一个 CMOS 运放（也许特指 Chartered 工艺）设计的一个带宽上限，最标准的对带宽上限的估计还是应该采用类似双极型器件固有上限截止频率 f_T 的方法（注意到类似的，这个上限截止频率也是由基极输入电阻决定的）。

8. 消零电阻以及相位补偿技术

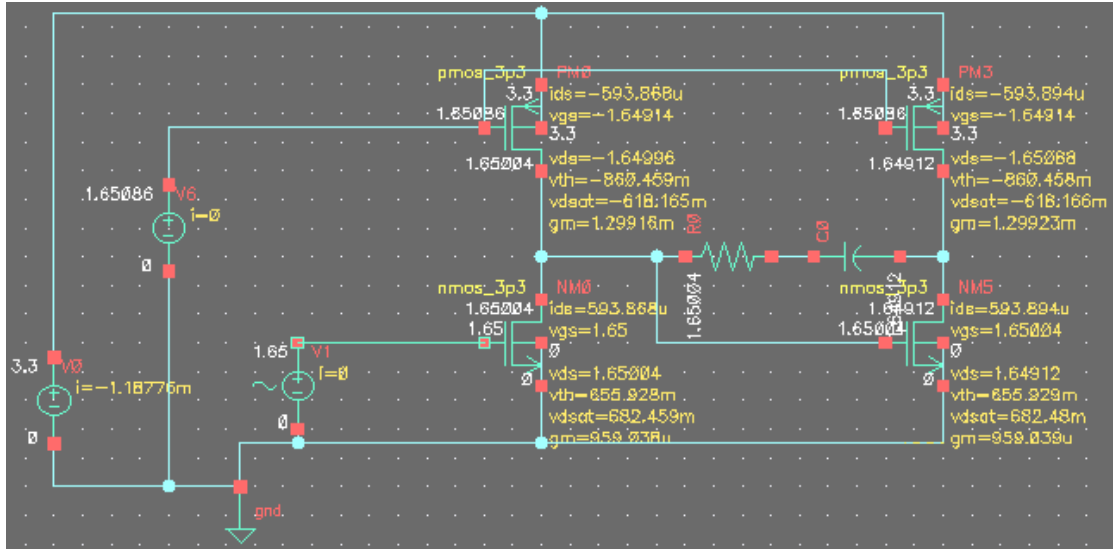


图 20 消零电阻以及补偿电容

上图为在补偿级中加入一个消零电阻的原理图。可以推得，加入电阻之后，将引入一个新极点 $p_3 = \frac{1}{R_z C_1}$ ，并将使零点变为 $z_0 = [(g_m^{-1} - R_z)C_c]^{-1}$ ，而其他两个极点不变。可以想象，如果能将 R_z 的取值刚好取为 g_m^{-1} ，则正好能使这个零点变到无穷大，如果继续增大 R_z 的阻值，则这个零点将变为负零点。这就是消零电阻的由来。